

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶
H04N 7/24

(11) 공개번호 특1998-087431

(43) 공개일자 1998년12월05일

(21) 출원번호 특1998-019373

(22) 출원일자 1998년05월28일

(30) 우선권주장 8/864,326 1997년05월28일 미국(US)

(71) 출원인 사르노프 코포레이션 윌리엄 제이. 버크

(72) 발명자 미국 08543-5300 뉴저지 프린스턴 워싱턴 로드 씨엔5300 201

리온스, 파울 왈레이스

미국 08533 뉴저지 뉴이집트 케논 드라이브 9

빌츠, 존 프릭케트

미국 08046 뉴저지 윌링보로 클리어워터 드라이브 63

아람포라, 알폰세 앤서니

미국 10314 뉴욕 스테이트 아일랜드 도슨 씨글 56

(74) 대리인 남상선

심사청구 : 없음

(54) 타이밍 정정 방법 및 장치

요약

다수의 타이밍 부분과 관련 페이로드 부분으로 구성된 정보 스트림을 수신하고, 각 타이밍 부분을 디코딩하고, 디코딩된 타이밍 부분과 관련 페이로드 부분의 지속 파라미터를 결정하고, 그리고 지속 파라미터와 로컬 기준 타임 파라미터를 이용하여 타이밍 부분을 리코딩하는 장치 및 방법이다.

대표도

도1

명세서

도면의 간단한 설명

도 1은 본 발명에 따른 전송 계층 스위칭 및 리타이밍 시스템의 블록도.

도 2는 본 발명에 따른 패킷화된 기본 스트림 계층 스위칭 및 리타이밍 시스템의 블록도.

도 3은 도 1 및 2의 리타이밍 시스템에 이용하기에 적절한 비디오 PTS-DTS 리타이밍 시스템의 블록도.

도 4는 수신기/디코더 시스템의 블록도.

도 5는 도 4의 시스템과 같으며, 본 발명에 따른 개선점을 포함하는 홈 수신기/디코더 시스템의 블록도.

도 6은 본 발명에 따른 비트스트림 생성기의 블록도. 그리고

도 7은 도 1 및 2의 리타이밍 시스템에 이용하기에 적절한 오디오 PTS 리타이밍 시스템의 블록도이다.

도면의 주요부분에 대한 부호 설명

110: 라이브 비디오 및 오디오 PES 엔코더 115: 전송 스트림 엔코더

120: 전송 스트림 서버 130: 전송 스트림 스위치

135: 전송 스트림 디코더 137: PES 디멀스

150: 전송 스트림 엔코더 300A,300B: 리타이밍 유닛

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 계약번호 70NANB5H1174 하의 미국정부 지원에 의해 행해졌다. 미국정부는 본 출원에 대해 일

정한 권리를 가진다.

본 출원은 본 출원과 같은 날짜에 출원된 변호사 서류번호 12408 에 관련이 있다.

본 발명은 일반적인 통신 시스템에 관한 것으로서, 보다 상세하게는 타이밍 정보를 포함하는 패킷화된 정보를 리타이밍하는 방법 및 장치에 관한 것이다.

수신된 비트스트림에 대한 디코딩 및 프리젠테이션 과정의 동기는 디지털 텔레비전 시스템과 같은 실시간 디지털 데이터 전송 시스템의 특히 중요한 측면이다. 예를 들어, MPEG(Moving Pictures Experts Group)은 디지털 데이터 전송 시스템에 관한 여러 표준을 공표했다. MPEG-1 로 알려진 첫 번째는 ISO/IEC 표준 11172 에 관한 것으로서, 여기에 참고로 인용한다. MPEG-2 로 알려진 두 번째는 ISO/IEC 표준 13818 에 관한 것으로서, 여기에 참고로 인용한다. 압축 디지털 비디오 시스템이 ATSC(Advanced Television Systems Committee) 디지털 텔레비전 표준 문서 A/53에 서술되어 있으며, 여기에 참고로 인용한다. 수신된 데이터는 특정 속도로 처리되도록 기대되므로(생성되고 전송되는 속도를 일치시키는), 동기의 실패는 디코더에서 버퍼 과잉흐름이나 부족흐름으로 이어지며, 그 결과로서 프리젠테이션의 실패 및/또는 변위된 동기로 이어진다.

하나의 인코딩된 또는 압축된 비트스트림을 다른 하나로 스위칭할 필요가 있는 여러 경우가 있다. 비트스트림들 간에 스위칭할 때, 타이밍 정보를 정확하게 유지하는 것이 중요하다. 예를 들어, TV 스튜디오는 서버에 저장된 ATSC 비트스트림에서 다른 서버-저장된 비트스트림으로 스위칭할 수 있다. 스튜디오 스위칭은 또한 액티브 인코더(라이브 카메라)와 서버(즉, 광고방송을 프로그램 스트림에 삽입하는), 또는 스튜디오 프로그램과 원격지 피드간에도 일어날 수 있다. 홈 수신기는 테이프 플레이어/레코더로부터의 비트스트림에서 프로그램 스트림으로 스위칭할 수 있다. 컴플라이언스나 다른 테스트를 위한 비트스트림 생성기는 보통 비트스트림을 끝없이 루프를 형성한다. 이것을 일종의 이용, 즉 비트스트림의 일단을 비트스트림의 시작에 결합하는 것이다.

하나의 압축 ATSC 비디오 비트스트림에서 다른 하나로 스위칭할 때, 타임값 없이 디코딩된 화상의 적절한 다음의 프리젠테이션을 위하여 화상 비트스트림의 전송 순서에서 적당한 조치가 취해져야 한다. 프로그램 비디오와 오디오 디코딩 및 프리젠테이션의 부드러운 전이를 위하여, 프리젠테이션 타임 스탬프(PTS)와 디코드 타임 스탬프(DTS)는, 전송 스트림이 PES 스트림을 포함한다면, 리타이밍되어야 한다.

종래의 리타이밍 시스템은 로컬 PCR 및 PCRB 생성기에 의해 이용되는 27MHz (로컬) 기지국 클럭을 포함한다. 다중화된 전송 스트림이 수신되고 PTS, DTS 및 PCR 타이밍 정보가 검출되어 국부적으로 생성된 PTS, DTS 및 PCR 타이밍 정보에 의해 대체됨으로써 리타이밍된 전송 스트림을 생성한다. 다중화된 전송 스트림으로 구성되는 전송 스트림은 일정한 비트 속도 데이터 스트림이며, 결과적 전송 스트림 또한 마찬가지로 일정한 비트 속도 데이터 스트림이다. 따라서, 어떤 추가 데이터가 필연적으로 스트림의 비트 속도를 변경시킴으로 인한 기회적으로 데이터를 삽입할 기회가 없다. 또 다른 결점은 시스템의 동작은 스위칭 과정의 전이에서 불규칙적으로 이격된 PCR 패킷으로 이어질 수 있다(즉, ATSC를 따르지 않는). 게다가, 단지 PTS 및 DTS의 리타이밍은 최끝단 가입자 디코더에서 적절한 버퍼 상태를 보장하기에 충분하지 않다.

발명이 이루고자하는 기술적 과제

그러므로, 타이밍 컴플라이언스를 유지하는 동안 기회적인 데이터 삽입을 허용하는 리타이밍 방법과 장치에 대한 필요성이 당해분야에서 존재한다. 또한, 최끝단 가입자 디코더에서의 적당한 버퍼 상태를 보장하는 리타이밍 방법과 장치를 제공하는 것도 바람직하다.

발명의 구성 및 작용

종래 기술과 관련된 지금까지의 문제점은 리타이밍 방법과 장치의 본 발명에 의해 해결된다. 본 발명은 가변 길이 패킷화된 기본 스트림과 같은 정보 스트림을 수신하고, 로컬 타이밍 기준을 이용하여 수신된 스트림의 타이밍 부분을 디코딩하고, 디코딩된 타이밍 정보와 로컬 타이밍 기준에 관한 타이밍 정보를 이용하여 새로운 타이밍 정보를 계산하고, 그리고 계산된 타이밍 정보를 이용하여 스트림을 리타이밍한다. 리타이밍된 스트림은 다시 인코딩되어, 디코더에 의해 디코딩될 때 타이밍 불일치에 의해 야기되는 에러 없이 요구된 정보를 재생성할 스트림을 생성한다.

보다 상세하게는, 본 발명은 다수의 타이밍 부분과 관련 페이로드 부분으로 구성되는 정보 스트림을 수신하며, 여기서 타이밍 부분은 관련 페이로드 부분을 디코딩하여 디코더에서 프로그램을 생성하는 데 필요하다. 본 발명은 정보 스트림의 각 타이밍 부분을 디코딩하고, 디코딩된 타이밍 부분과 관련된 페이로드 부분의 지속 파라미터를 결정하고, 그리고 지속 파라미터와 로컬 기준 타임 파라미터를 이용하여 정보 스트림의 타이밍 부분을 레코딩한다.

도1은 본 발명에 따른 전송 계층 스위칭 및 리타이밍 시스템(100)의 블록도이다. 시스템(100)은 ATSC 디지털 텔레비전 시스템을 따르며 예를 들어 텔레비전 스튜디오나 기지국 환경에 유용한 전송 계층을 이용하여 설명되고 있다. 라이브 비디오 및 오디오 패킷화된 기본 스트림(PES) 인코더(110)(예를 들어, 카메라 또는 원격지 오디오/비디오 피드)는 전송 스트림 인코더(115)로 연결되는 패킷화된 기본 스트림(S1)을 생성한다. 전송 스트림 인코더(115)는 PES(S1)를 전송 스트림 스위치(130)로 연결되는 제 1 전송 스트림(S2T)으로 전환시킨다. 전송 스트림 스위치(130)는 전송 스트림 서버(예를 들어, 비디오 디스크)로부터 제 2 전송 스트림(S3T)을 수신한다. 제어신호(미도시)에 응답하여, 전송 스트림 스위치(130)는 두 개의 전송 스트림(S2T, S3T) 중 하나를 선택해서, 그것을 스트림(S4T)으로서 전송 스트림 디코더(135)로 전송한다. 전송 스트림 스위치(130)는 두 개 이상의 입력 스트림을 포함할 수 있고, 입력 스트림은 다양한 소스 즉 비트 스트림 서버, 액티브 인코더(라이브 카메라)나 원격지 피드, 비트스트림 생성기 등으로부터 나올 수 있다. 이와 같이, 입력 스트림은 프로그램 클럭 기준(PCR), 프리젠테이션 타임 스탬프(PTS) 및 디코드 타임 스탬프(DTS) 타이밍 정보와 같은 정보를 공유할 것 같지 않다.

전송 스트림 디코더(135)는 선택된 전송 스트림(S4T)을 디코드하여 패킷화된 기본 스트림(S4P)을 생성한다. PES 디멀티플렉서(137)는 필요한 경우 스트림(S4P)을 디멀티플렉스하여 오디오 PES(S4PA) 및 비디오 PES(S4PV)를 생성한다. 오디오 PES(S4PA) 및 비디오 PES(S4PV) 스트림은 각각 오디오 PTS 리타이밍 유닛(300A) 및 비디오 PTS-DTS 리타이밍 유닛(300V)으로 연결된다. 비디오 리타이밍 유닛(300V)은 프로그램 클럭 기준 베이스(PCRB: Program Clock Reference Base) 신호(S9)로부터 나온 새로운 타이밍 정보를 이용하여 비디오 스트림의 기존 프리젠테이션 타임 스탬프(PTS)와 디코드 타임 스탬프(DTS)를 디코드 및 리타이밍한다. 오디오 리타이밍 유닛(300A)은 PCRB 신호(S9)로부터 나온 새로운 타이밍 정보를 이용하여 오디오 스트림의 기존 PTS를 리타이밍한다.

전송 스트림 인코더(TSE)(150)는 리타이밍된 오디오(S7PA) 및 비디오(S7PV) 스트림을 수신하여, 이 스트림들을 다중화하여 출력 전송 스트림(S11)을 생성한다. TSE(150)는 27MHz 기지국 클럭 신호(S10)를 수신하고 출력 전송 스트림(S11)으로 다중화되는 PCR 패킷을 만들어내는 PCR 생성기 및 리타이머를 포함한다. PCR 생성기는 또한 90MHz(27MHz 기지국 클럭을 300으로 나눈) 속도로 동기된 PCR 베이스 기준 신호(S9)를 생성한다. PCRB 기준 신호(S9)는 PTS 및 DTS 스탬핑 과정에서 사용하기 위하여 리타이밍 유닛들(300A, 300V)로 피드백된다.

도 1의 리타이밍 시스템(100)에서, 선택된 전송 스트림(S4T)은 PES 계층으로 디코드되어 포함된 PES 스트림의 PTS 및 DTS는 PCRB의 지연된 버전으로부터 추출된 순 상대적 시간(net relative time)을 갖고서 덮어쓰여질 수 있다. PES 계층으로의 디코딩은 시각적 및 청각적 프리젠테이션(즉, 립 싱크) 사이의 관계가 밀접하게 결합됨을 보장한다. 이러한 방법으로, 주요한 측면인 이온 대가 없는 이용이 달성된다. 즉, PES 계층 내의 PTS와 DTS 및 전송 계층 내의 PCR을 처리하여 결과적 비트스트림(S11) 내에 이러한 신호들을 정확히 규정한다.

도 1의 리타이밍 시스템(100)은 또한 데이터 흐름 제어가 가입자 PES 디코더 내의 적절한 버퍼 관리를 보증하게 한다. 알고리즘적 방법(도3을 참조하여 나중에 설명됨)으로, 가입자측 버퍼 점유시간이 결정될 수 있고, 버퍼가 너무 차 있을 경우, 리타이밍 유닛들(300A, 300V)은 그들의 비트 속도를 줄일 수 있으며(또는 전송을 지연할 수 있으며), 가입자측 버퍼가 언로드할 시간을 제공하기 위하여 오디오(S7PA)와 비디오(S7PV) 스트림을 리타이밍할 수 있다. 덧붙여, 전송 스트림 인코더(150)는 수신기 미준비 신호(S8)를 리타이밍 유닛(300A, 300V)으로 출력하여 TSE 버퍼가 차 있을 경우 스트림들(S7PA, S7PV)의 전송을 중지하게 할 수 있다. 게다가, 리타이밍 유닛들(300A, 300V)은 비디오/오디오 인코더(라이브 비트스트림 용)나 서버(저장된 비트스트림 용)에서 데이터 생성을 조정하기 위하여 사용될 수 있는 버퍼 제어 신호(S12)를 생성할 수 있다. 버퍼 제어 신호(S12)가, 비록 예를 들어 오디오 PTS 리타이밍 유닛(300A)에서 생성될 수도 있지만, 비디오 PTS-DTS 리타이밍 유닛(300V)에 의해 생성되는 것으로 도1에서 도시되고 있다.

도 1의 시스템(100)에 의하여 PES(S4P)의 디멀티플렉싱과 수반하는 기본 스트림들(S7PA, S7PV)의 재멀티플렉싱은 가변 비트 속도나 일정 비트 속도 비트스트림을 허용한다. 이전 경우에서, 데이터 스트림(S5)(가용하다면)은 선택된 전송 스트림(S4T)으로부터 전송 스트림 디코더(135)에 의해 추출될 수 있다. 추출된 데이터 스트림(S5)은 최종단 가입자에 대한 부가 서비스로서 전송 스트림 내에 포함되어 있는 예를 들어 개인적 또는 가입자 데이터 스트림일 수 있다. 추출된 데이터 스트림(S5)은 또한 텔레비전 스튜디오 또는 기지국에 유용한 정보를 전달할 수 있다. 추출된 데이터 스트림(S5)은 데이터 처리 장치(미도시)에 의해 처리될 수 있으며, 기회적 데이터 스트림(S6)의 부분으로 TSE(150)로 연결될 수 있다. 기회적 데이터 스트림은 또한 다른 데이터 스트림들(예를 들어, 광고방송, 기지국 확인, 장면당 비용, 또는 가입자 조회 코드 등)을 포함할 수 있다. 기회적 데이터 스트림(S6)은 TSE(150)에 의해 인코딩되고 출력 전송 스트림(S11) 내에 포함된다.

도1의 시스템(100)에 의하여 PES(S4P)의 디멀티플렉싱과 수반하는 기본 스트림들(S7PA, S7PV)의 재멀티플렉싱은 종래 장치에서의 또 다른 문제점, 즉 현재 선택된 스트림과 다음에 선택될 스트림의 바이트 클럭을 단 하나의 27MHz 클럭 소스에 록킹하는 요구를 다루고 있다. PES 계층으로 유입하는 전송 스트림을 디코딩함으로써, 미분 에러(즉, 허용 한계 대 허용 한계)는 제거되며, TSE(150)으로부터의 결과적 전송 스트림(S11)은 ATSC 시스템의 타이밍 요구를 따른다. 게다가, 전송 스트림 PCR 스탬핑 프로세스를 제어함으로써, 매 100ms 마다 PCR 기준 패킷을 전송하는 ATSC 요구는 일관되게 고수될 수 있다.

도 2는 본 발명에 따른 바람직한 PES 계층 스위칭 및 리타이밍 시스템(200)의 블록도이다. 도 2의 시스템(200)은 ATSC 디지털 텔레비전 시스템을 따르며 예를 들어 텔레비전 스튜디오 또는 기지국 환경에 유용한 PES 계층을 이용하여 도시되고 있다.

도 2의 시스템(200)에서, 라이브 비디오 및 오디오 PES 인코더(210)(예를 들어, 카메라 또는 원거리 오디오/비디오 피드)는 PES 스위치(230)로 연결되는 오디오(S2PA) 및 비디오(S2PV) 패킷화된 기본 스트림을 생성한다. PES 스위치(230)는 또한 PES 서버(220)(예를 들어 비디오 디스크)로부터 한 쌍의 제 2 오디오(S3PA) 및 비디오(S3PV) 패킷화된 기본 스트림을 수신한다. 제어신호(미도시)에 응답하여, PES 스위치(230)는 한 쌍의 오디오(S4PA) 및 비디오(S4PV) 패킷화된 기본 스트림을 선택하여 각각의 오디오(300A) 및 비디오(300V) 리타이밍 유닛으로 연결한다. 비디오 PTS-DTS 리타이밍 유닛(300V) 및 오디오 PTS 리타이밍 유닛(300A)은 도 1을 참조하여 기술한 것과 거의 동일한 방법으로 수행하고, 도 3 및 7을 참조하여 상세하게 설명될 것이다. TSE(250)는 도 1의 시스템(100) 내의 TSE(150)에 관해 기술한 것과 거의 동일한 방법으로 동작하며, 더 이상의 설명을 생략한다.

PTS 및 DTS 리타이밍에 대한 프로세스, 및 TSE를 갖는 이 프로세스(즉, PCR 삽입, PCRB 생성, 및 스톱 특성을 이용한 데이터 흐름 제어를 위한)와 PES 인코더(본래 포함된 버퍼를 이용한 데이터 흐름 제어를 위한)의 상호작용은 다음에 설명될 본 발명의 중요한 측면이다.

도3은 도1 및 2의 시스템에 사용하기에 적절한 비디오 PTS-DTS 리타이밍 시스템(300)의 블록도이다. 오디오 PTS 리타이밍 유닛은 도 7을 참조하여 아래에서 설명된다. 일반적으로, 비디오 리타이밍 유닛(300V)에 대한 다음의 설명은 또한 오디오 리타이밍 유닛(300A)의 유사하게 레이블된 부분에 응용될 수 있다.

PTS-DTS 리타이밍 유닛(300V)은 PES 스위치(230)(PES 계층 리타이밍 시스템(200))나 PES 디멀티플렉서(137)(전송 계층 리타이밍 시스템(100))로부터 PES 입력 비트스트림(S4P)을 수신하여, 스튜디오나 기지국 경우(이 후에, 용 레코더와 같은 다른 경우가 커버될 것이다)에 PES 출력 비트스트림(S7P)을 TSE(150)로 전송한다. TSE는 그것의 출력에서 PCR 스탬핑을 수행한다. TSE는 동기된 PCR 베이스 기준을 90kHz(27MHz의 기지국 클럭을 300으로 나눈) 속도로 피드백한다. PTS-DTS 리타이밍 유닛은 다음과 같이 동작한다.

PCRB 직렬 대 병렬 컨버터(312)는 TSE(150)로부터의 PCRB 신호(S9)를 가산기(314)와 감산기(322)로 연결되는 병렬(바이트) 스트림(S301)으로 변경한다. 가산기(314)는 병렬 PCRB(S301)를 디코더 지연 타임(S304)에 더하여 조정된 타임 기준 레지스터(316)에 저장되는 조정된 PCRB 타임 기준(S302)을 생성한다. 조정된 PCRB 타임 기준(S302)은 제1화상이 비디오 버퍼에서 제거되어 최끝단 디코더에서 디코드될 때 PCRB 카운트의 값을 반영한다.

디코더 지연 시간(S304)의 추가는, 버퍼 제어를 위해 DTS를 이용하는 형태의 디코더에서 특정 비디오 버퍼 충만 레벨을 얻기 위한 메커니즘을 제공한다. 추가 지연 시간은 디코더로 하여금 버퍼 이용의 요구된 레벨을 유지하도록, 예를 들어 일정한 수의 화상(아마도 끝과 끝 지연을 나타내는 모든 화상)으로 비디오 버퍼를 채우도록 한다. 다음 팩터들 중 하나 이상이 디코더 지연 시간(S304)을 결정하기 위하여 사용될 수 있다. 즉, VBV 버퍼 크기의 헤더 엔트리, VBV 지연 및 프레임 속도, 디코더 버퍼에서의 프레임 내의 바이트 수 및 프레임 수(즉, 프레임 바이트 카운트)가 팩터들이다.

디코더 버퍼의 충만을 제어하기 위하여 지연 시간(S304)을 이용하는 방법은 다음과 같다. 조정된 PCRB는 DTS 엔트리로 사용되며, 이는 간략히 설명될 것이다. 비디오 PES가 디코더에서 비디오 버퍼의 출력에 존재하는 경우, PES 헤더에 포함된 DTS(디코드 타임 스탬프)는 전송 스트림 내의 PCR(프로그램 클럭 기준) 팩킷으로부터 나온 PCRB 실시간 클럭 기준과 비교된다. PES는 회복된 PCRB로서 DTS를 정렬하기를 기다려야 한다. 이러한 정렬은 지연 시간(S304) 값이 지시하는 시간 간격 후에 일어난다. 왜냐하면, 지연 시간(S304)이 엔코더에서 PCRB에 추가되었기 때문이다. 그리고 이러한 조정된 PCRB는 DTS 엔트리로 이용된다.

턴은 초기화 시각에서, 초기화 명령(S306)은 셀렉터(318)로 하여금 저장된 타임 기준(S303)을 새로운 타임 스탬프 레지스터(320)로 전송하도록 한다. 매 시각마다, PES 헤더는 입력 비트스트림(S4P) 내에서 디코드되고, 프레임 속도(FR: frame rate) 레지스터(308) 내에 저장된 오프셋 수는 가산기(310)에 의해 새로운 타임 스탬프(S308)에 추가된다. 이러한 추가의 결과는 셀렉터(318)를 통해 새로운 타임 스탬프 레지스터(320)로 되돌려진다.

가산기(310) 오프셋 수는 특히 보통의 프레임 속도의 한 프레임 시간 내에 포함된 90kHz 사이클의 수이다. 가산기(310) 오프셋 수는 테이블 1(제3 칼럼)에 보여지고 있으며, 자동적으로 다음과 같이 세팅된다. PES, 시퀀스, 픽스(pix) 및 VBV 지연 디코더(302)는 입력 데이터 스트림(S4P) 내의 시퀀스 시작 코드를 감지하여 시퀀스 감지 신호(S312)를 생성한다. 프레임 속도 디코더(304)는 4-비트 프레임 속도 코드(S310)(테이블 1의 제 1칼럼)를 추출한다. 프레임 속도 코드(S310)의 이진값은, ATSC 설명서대로 테이블 1의 제 2칼럼에 리스트된 프레임 속도에 부합한다. 룩-업-테이블(LUT)(306)은 오프셋 수(S311)(테이블 1의 제3 칼럼)를 프레임 속도 레지스터(308)로 제공한다. 시퀀스 감지 신호(S312)에 따라, 프레임 속도 레지스터(308)는 저장된 오프셋 수를 가산기(310)로 제공한다. PES 스트림이 상호 혼합된 프레임 속도의 다수의 시퀀스를 가질 수 있으므로, 본 발명의 PTS-DTS 리타이밍 유닛은 자동적으로 모든 타임 스탬프 갱신을 계산한다.

시퀀스 헤더 내 드	프레임 속도 코	프레임 속도 값(Hz)	가산기(310) 오프셋 넘버
1		24/1.001(23.967...)	3753.75
10		24	3750
11		25	3600
100		30/1.001(29.97...)	3003
101		30	3000
110		50	1800
111		60/1.001(59.94...)	1501.5
1000		60	1500

테이블 1

다음 스텝은 새로운 PTS 및 DTS를 계산하는 것이다. DTS 디코드 유닛(328)은, 존재한다면, 입력 데이터 스트림(S4P) 내의 DTS를 디코드하여 DTS 신호(S321)를 생성한다. DTS 디코드 유닛(328)은 또한, 입력 데이터 스트림(S4P)이 DTS를 포함하면 하이(이진수 1)인 지시 플래그(S323)를, 단지 PTS(즉, B-프레임 동작)만 있다면 로우(이진수 0)인 지시 플래그(S323)를 제공한다. DTS 지시 신호(S323)는 AND 유닛(334) 및 DTS 갱신 유닛(340)으로 연결된다. 새로운 DTS(S327)는, DTS 플래그(S323)가 입력 데이터 스트림(S4P) 내에 DTS의 존재를 나타낼 경우에만, 새로운 타임 스탬프 레지스터(320)로부터 취해진다.

PTS 디코드 유닛(326)은 입력 데이터 스트림(S4P) 내의 PTS를 디코드하여 PTS 신호(S320)를 생성한다. 현존하는 PTS(S320)와 DTS(S321) 간의 차이(S322)는 감산기(332)에 의해 AND 유닛(334)으로 제공된다. 새로운 PTS(S326)는, 감산기(332) 출력 수(S322)를 새로운 타임 스탬프 레지스터(320)에 저장된 수(S308)에 추가함으로써 계산된다. 이러한 동작은 가산기(336)에서 일어난다. DTS가 존재하지 않는 경우(즉, DTS 플래그=0), AND 유닛(334)으로부터 가산기(336)로의 입력(S324)은 제로(AND 유닛(334)의 동작으로 인하여)이고, 새로운 PTS(S326)는 새로운 타임 스탬프 레지스터(320) 내에 저장된 수(S308)이다.

새로운 PTS(S326)과 새로운 DTS(S327)는 각각의 갱신 레지스터(338, 340)에 저장된다. 멀티플렉스 유닛(344)은 새로운 PTS(S326)과 새로운 DTS(S327) 값을 기존값 대신에 출력 데이터 스트림(S7P) 내로 삽입한다. 제어기(343)는 나가는 데이터 스트림(S7P) 내의 적절한 비트의 위치를 추적하여, 멀티플렉스 유닛(344)으로 하여금 갱신된 것을 스트림 내의 올바른 위치에 삽입하게 한다. 나가는 데이터 스트림(S7P)은 보통의 방법으로 전송 스트림 인코더(150)로 나간다.

PTS-DTS 리타이밍 유닛(300V)은 또한 시스템 내의 끝과 끝 지연을 관리하는 능력을 제공하는데, 이는 최 끝단 디코더(예를 들어 셋톱 수신기)에서의 버퍼 작용과 비트스트림 소스(예를 들어 인코더(210)와 서버(220)) 내의 버퍼나 비트스트림 생성 작용을 고려함으로써 가능하다. 이는 지금 설명될 것이다.

PES, 시퀀스, 픽스 및 새로운 VBV 지연 디코더(302)는 입력 데이터 스트림(S4P) 내의 PES 패킷의 시작을 감지하여, 새로운 타임 스탬프 레지스터(320)로 연결되는 PES 감지 신호(S313)를 생성한다. 각 PES 간격에서, 새로운 타임 스탬프 레지스터(320)는 보통의 프레임 속도에 의해 결정되는 고정 상수(S318)로서 갱신된다. 새로운 타임 스탬프 레지스터(320)의 갱신된 내용(S308)은 비교기(323)에 의해 조정된 타임 기준 레지스터(316)의 내용(S303)과 비교된다. 비교기 결과(즉, 작은, 큰, 동등한)는 PES 데이터가 처리되는 속도에 관한 지시를 제공한다(즉, 너무 느린, 너무 빠른, 적절한). PES 스트림(S4P)이 예를 들어 라이브 비디오 인코더(210)나 서버(220)에 의해 너무 느리게 출력되고 있으면, 인코더(210)나 서버(220) 출력 버퍼(미도시)는 최대속도로 워치지거나 비워지게 된다. 비교에서 처리가 너무 빠르게 진행되는 경우라면, 인코더나 서버에서의 버퍼의 워치는 중지되거나 감소될 수 있다. 버퍼 제어 신호(S12)는 인코더(210)나 서버(220) 버퍼 이용을 제어하기 위하여 사용될 수 있다.

버퍼 제어 신호(S12)를 이용하는 하나의 특정 장치가 이것과 동시에 출원되고 공중에게 양도된 미국출원(번호사 서류번호 12408)에 서술되고 있다. 이를 참고로 여기에 인용한다. 플래그에 응답하여, 이 장치는 정보의 프레임을 추가하거나 드롭하여 비트의 수가 각각 증가되거나 감소되도록 한다.

추가적으로, 보통 TSE(150)로의 입력에는 버퍼(미도시)가 있다. TSE 버퍼가 너무 높은 속도로 데이터를 수신한다면 TSE는 수신기 미준비 신호(S8)를 PTS-DTS 리타이밍 유닛(300)으로 공급한다. 수신기 미준비 신호(S8)는 비교기(323)의 출력에서 로직 유닛(325)으로 연결된다. 로직 유닛은 응답하여 인코더(210, 220)의 비트 속도 생성을 중지시키거나 감소시키는 버퍼 제어 신호(S12)를 생성한다.

상기한 버퍼 제어 방법은 PES 스위칭을 다룸에 있어 중요한 이점을 보여준다. 전송 비트스트림을 중지시키는 것이 금지되는 경우, 전송 스트림 스위칭의 일정한 비트 속도 성질과 비교될 때, 비디오 PES 데이터 속도는 가변적일 수 있다. 따라서, 가변 비트 속도는 도 1 및 2에서 도시된 바와 같이 기화적 데이터의 삽입을 가능하게 하며, 이것은 일정한 비트 속도 데이터에서는 불가능하다.

도 3의 PTS-DTS 리타이밍 유닛은 VBV 지연 수(S316)를 계산하여, 그것을 (멀티플렉서(344)를 통해서) 화상 헤더 내의 16비트 필드 내로 삽입할 수 있다. PCR8 직렬 대 병렬 컨버터(312)의 출력(즉, 흐름 시간)은 감산기(322) 내의 새로운 타임 스탬프 레지스터(320)의 내용으로부터 감해진다. PES, 시퀀스, 픽스 및 VBV 지연 디코더(302)는 입력 데이터 스트림(S4P) 내의 화상 헤더를 감지하여, VBV 지연 갱신 레지스터(324)로 연결되는 픽스 감지 신호(S314)를 생성한다. 픽스 감지 신호(S314)에 따라, VBV 지연 갱신 레지스터(324)는 감산기(322)의 출력(S315)을 저장한다. 이러한 저장된 수(S316)는, 90 kHz 사이클에서 화상이 최끝단 디코더 버퍼에 존재할 시간, 즉 VBV 지연 파라미터를 나타낸다. 따라서, 본 발명은 VBV 지연 필드가 16진수(FFFF)로 세트되는 ATSC 모드를 이용하지 않고도 ATSC를 따르는 비트스트림을 만들어낸다.

화상 헤더 내의 시간 기준은 또한 ATSC 표준으로 특정되는 한 그룹의 화상(GOP: a group of pictures)에서 화상의 적절한 디스플레이 순서를 나타내도록 조정되어야 한다. 입력 데이터 스트림(S4P)이 GOP 헤더를 수반하는 시퀀스 헤더로 스위치될 경우, 시간 기준은 현재 선택된 스트림 내의 제로에서 시작하도록 적절히 세트되어 선택된 스트림이 또 다른 스트림으로 스위치될 때 조정이 필요하지 않도록 한다. 그러나, GOP 헤더가 시퀀스 헤더를 따르지 않을 경우, 새로운 시간 기준값이 새로이 선택된 스트림에서 적절히 갱신되어야 한다. 새로운 시간 기준은 이전에 선택된 스트림을 모니터함으로써 결정될 수 있다. 새로운 다음의 시간 기준값은 프레임 기초로 프레임 상의 원래값 관계를 모니터함으로써, 그리고 스트림이 스위치되었을 때의 시간 기준값에 관한 값들로 새로운 시간 기준값을 갱신함으로써 결정될 수 있다. 이 기술은, 화상이 전송 순서에 있다 할지라도, 시간 기준의 디스플레이 순서를 유지하는 결과를 얻는다.

VBV 버퍼 총만은 또한 디코더로의 비디오 스트림의 흐름을 적절히 제어하기 위하여 모니터되어야 한다. 초기화(즉, 주장된 초기화 명령(S306))에서, PTS-DTS 리타이밍 유닛(300V)으로부터 출력된 바이트 수는 프레임 기초로 프레임 상에 저장된다. 현재 시간, 각 프레임에 대한 디코드 시간, 프레임당 바이트 수, 및 VBV 버퍼 크기는 VBV 버퍼의 총만을 결정하기 위하여 이용된다.

초기화에서, VBV 버퍼는 비어있다. 첫 프레임이 VBV 버퍼로 출력됨에 따라, VBV 버퍼 내의 동작중인 전체 바이트는 프레임 바이트 카운터(354)에 의해 유지된다. 이 전체가 VBV 버퍼 크기와 같다면, 프레임 바이트 카운터(354)로부터 로직 유닛(325)으로의 출력 신호(S317)는 로직 유닛(325)으로 하여금 데이터가 PTS-DTS 리타이밍 유닛(300V)으로부터 출력되지 않도록 한다.

MPEG2 설명서의 부록 C에 서술된 바와 같이, 두 모드의 VBV 버퍼 동작이 가능하다. 제1모드(모드 A)는 VBV 지연이 16진수(FFFF)로 세트되도록 요구한다. 제2모드(모드 B)는 VBV 지연이 16진수(FFFF)로 세트되도록 요구하지는 않지만, 그 대신에 VBV 버퍼 내의 VBV 지연의 실제값을 반영하도록 요구한다.

모드 A 초기화 동안, 버퍼가 프레임 바이트 카운터(354)에 의해 지시되는 바와 같이 할 때까지, 바이트는 VBV 버퍼로 출력된다. 일단 VBV 버퍼가 차게 되면, MPEG2 설명서의 부록 C에 서술된 바와 같이, 데이터는 VBV 버퍼로부터 추출된다.

모드 B 초기화 동안, 계산된 VBV 지연 값이 유일한 스트림(S4P) 내의 VBV 지연 값보다 크거나 같을 때까지, 바이트는 VBV 버퍼로 출력된다. 버퍼가 스트림 내에 포함된 값들을 이용하여 과잉/부족 흐르지 않을 것

이라는 점에서, 유입하는 스트림은 스스로 일관되어야 하며 MPEG2를 따라야 한다. 프레임 바이트 카운터(354) 내에 포함된 VBV 버퍼 충만의 계산된 값은 VBV 버퍼의 부족/과잉 흐름을 막기 위하여 사용된다. VBV 버퍼로의 데이터 흐름은, 어떤 이유로 유입하는 스트림이 일관되지 않을 경우, 이러한 계산된 값을 이용하여 조절될 수 있다. 스트림 내의 DTS-PTS 값은 스트림 내에 포함된 VBV 지연 값과 일치되어야 한다.

모드 A 내의 스트림으로 스위치될 때, 다음 선택된 스트림 내의 VBV 지연의 16진수(FFFF)값은 PTS-DTS 리타이밍 섹션 내에 유지되는 계산된 값으로 덮어 쓰여진다. 모드 B 내의 스트림으로 스위치될 때, 다음 선택된 스트림 내의 VBV 지연의 16진수(FFFF)값은, 필요한 경우 계산된 VBV 버퍼값과 다음 선택된 스트림 VBV 지연 값이 정렬될 때까지, PTS-DTS 리타이밍 섹션(300V) 내에 유지되는 계산된 값으로 덮어 쓰여진다. 그렇지 않으면, 유입하는 스트림 데이터 흐름은 VBV 지연이 정렬될 때까지 유지된다. 이러한 과정은, 리타이밍 회로를 따르는 전송 스트림 엔코더 내에서 일어나는 재멀티플렉싱 동작을 이용한다. 정렬 간격 동안, 데이터는 최대 비디오 비트 속도로 VBV 버퍼로 출력되어 VBV 버퍼 내의 VBV 지연을 증가시킨다. 이 과정은, 버퍼가 차지 않는 한 VBV 지연이 정렬될 때까지 계속될 수 있다.

정상 상태 동작에서, 한 프레임의 데이터는 현재 시간과 디코드 타임 스탬프가 일치할 때 VBV 버퍼로부터 제거된다. 그 프레임 내의 바이트 수는 PTS-DTS 리타이밍 유닛(300V)의 프레임 바이트 카운터 내에 유지된 동작중인 전체로부터 감해진다. VBV 버퍼가 채워졌었다면, 보다 많은 데이터가 전송되도록 공간이 만들어져 있을 것이다. 모든 끝과 끝 지연 데이터가 VBV 버퍼 내에 있었다면, 디코드 시간에 프레임이 존재하는 VBV 버퍼는 다음 프레임의 전송을 시작한다.

PCR 베이스를 뺀 버퍼 내 제1 프레임의 DTS가 VBV 지연과 같아지기 이전에 VBV 버퍼가 차게 될 경우, 상기 VBV 지연 처리 기능은 새로운 VBV 지연 수를 계산하고 입력 스트림(S4P) 내에 존재하는 VBV 지연 수를 덮어써서 MPEG-2 컴플라이언스를 유지함으로써 동작한다. 이 방법은, 스트림(S4P) 내의 VBV 지연이 디코더 VBV 버퍼 내의 계산된 VBV 지연과 일치하는 시간까지, 프레임 기초로 프레임 상의 VBV 지연 수의 제어를 제공한다. 제2(선택 사항적인) VBV 지연 처리 기능은 보다 더 세밀한 제어를 제공하기 위하여 실행될 수 있으며, 따라서 현재 선택된 스트림과 다음 선택된 스트림 사이의 보다 부드러운 전이를 가능하게 한다.

선택 사항적인 제2 VBV 지연 처리 기능은 다음과 같이 PTS-DTS 리타이밍 유닛(300) 내로 결합될 수 있다. PES, 시퀀스, 픽스 및 VBV 지연 디코더(302)는 입력 데이터 스트림(S4P)의 PES 화상 헤더 내에 포함된 VBV 지연 파라미터를 감지한다. 감지된 VBV 지연(S329)은 제2 비교기(327)로 연결되어 감산기(322)에 의해 생성된 갱신 VBV 지연 수(S315)와 비교된다. 이 비교의 결과(S330)는 로직 유닛(325)으로 연결되고, 여기서 디코더 버퍼 이용의 추가적 계산이 수행된다. 추가적 계산은 두 VBV 지연 사이의 차이의 크기를 인식하여, 응답으로서 비교기(323)의 출력과 함께 버퍼 제어 신호(S12)를 생성함으로써 비디오/오디오 엔코더(라이브 비트스트림 용)나 서버(저장된 비트스트림 용) 내의 데이터 생성을 조정한다.

입력 스트림 내에 존재하는 VBV 지연 수는 초기에 엔코더(미도시)에 의해 계산되어, 디코더에서 버퍼에 의해 제어되는 바와 같이, 시스템의 끝과 끝 지연을 유지한다. 감산기(322)에 의해 생성되는 VBV 지연의 변위와 현재 선택된 스트림(S4P) 내에 사용된 VBV 지연을 측정함으로써, 로직 유닛(325)은 버퍼 제어 신호(S12)를 보다 정확하게 조정할 수 있다. 버퍼 제어 신호(S12)는 비트스트림 소스의 데이터 속도를 증가시키거나 감소시키기 위하여 사용될 수 있다.

도 7은 도 1 및 2의 리타이밍 시스템에서 사용하기에 적절한 오디오 PTS 리타이밍 시스템(300A)의 블록도이다. 오디오 PTS 리타이밍 유닛(300A)은 본래 도 3을 참조하여 위에서 설명된 비디오 PTS-DTS 리타이밍 유닛(300A)의 기능적 서브세트이다. 비디오 유닛(300V)과 오디오 유닛(300A)의 차이점만 설명될 것이다. 오디오 PTS 리타이밍 시스템(300A)은 도 3의 PTS-DTS 리타이밍 시스템(300V)에 보여진 VBV 관리 구조는 포함하고 있지 않다는 점을 지적한다.

오디오 PTS 리타이밍 유닛(300A)은 PES 스위치(230)(PES 계층 리타이밍 시스템(200))나 PES 디멀티플렉서(137)(전송 계층 리타이밍 시스템(100))로부터 PES 입력 스트림(S4P)을 수신하여 TSE(150)로 PES 출력 비트스트림(S7P)을 전송한다. TSE는 그것의 출력에서 PCR 스탬핑을 수행한다. TSE는 90kHz(27MHz의 기지국 클럭을 300으로 나눈)속도로 동기된 PCR 베이스 기준을 피드백시킨다. PTS-DTS 리타이밍 유닛은 다음과 같이 동작한다.

턴은 초기화 시각에서, 초기화 명령(S306)은 셀렉터(318)로 하여금 저장된 타임 기준(S303)을 새로운 타임 스탬프 레지스터(320)로 이동시킨다. 매 시각마다, 오디오 PES는 입력 비트스트림(S4P) 내에서 디코드되고, 프레임 속도(FR) 레지스터(308A)에 저장된 오프셋 수는 가산기(310)에 의해 새로운 타임 스탬프(S308A)에 가산된다. 이러한 가산의 결과는 셀렉터(318)를 통해 새로운 타임 스탬프 레지스터(310)로 되돌려진다.

오디오 PES 디코더(302A)는 입력 데이터 스트림(S4P) 내의 오디오 PES 시작 코드를 감지하여 오디오 PES 감지 신호(S312)를 생성한다. 프레임 속도 디코더(304)는 4-비트 프레임 속도 코드(S310)를 추출한다. 룩-업-테이블(LUT)(306A)은 프레임 속도 레지스터(308A)로 오프셋 수(S311A)를 제공한다. 오디오 PES 감지 신호(S312A)에 따라, 프레임 속도 레지스터(308A)는 저장된 오프셋 수를 가산기(310)로 제공한다. 추가적으로, 오디오 PES 감지 신호(S312)는 새로운 타임 스탬프 레지스터(320)로 연결된다. 각 PES 간격에서, 새로운 타임 스탬프 레지스터(320)는 보통의 프레임 속도에 의해 결정되는 고정 상수(S318)로서 갱신된다.

PTS 디코드 유닛(326)은 입력 데이터 스트림(S4P) 내의 PTS를 디코드하여 PTS 신호(S320)를 생성한다. 디코드된 PTS는 새로운 타임 스탬프 레지스터(320)에 저장된 수(S308)가 새로운 PTS(S326)로서 멀티플렉스 유닛(244)으로 연결되어져야 함을 지시하고 있다. 제어기(343)는 나가는 데이터 스트림(S7P) 내의 적절한 비트의 위치를 추적하여, 멀티플렉스 유닛(344)으로 하여금 갱신된 것을 스트림 내의 올바른 위치에 삽입하게 한다. 나가는 데이터 스트림(S7P)은 보통의 방법으로 전송 스트림 엔코더(150)로 나아간다.

도 4는 예를 들어 최끝단 디코더 또는 홈 ATSC 텔레비전 시스템에서 사용될 수 있는 수신기/디코더 시스템(400)의 블록도이다. 전송 스트림 디코더(TSD)(405)는 보통의 방법으로 입력 전송 스트림(예를 들어, 직접 방송 시스템(direct broadcast system)으로부터)을 디코딩하여 PES 데이터 스트림을 생성하고, 또한 PCR 및 PCR 데이터를 PES 디코더(415)로 제공한다. 디코더(415)는 오디오 및 비디오 PES 스트림을 보통의 방법으로 디코딩하여 오디오 및 비디오 재생을 위한 적절한 오디오/비디오 시스템(미도시)으로 연결될 수 있는 출력 신호를 생성한다. 도4의 시스템은 레코딩된 시퀀스(예를 들어, 비디오 디스크, CD, 컴퓨터 저장 장치 등)로 스위칭하는 것을 고려하지는 않는다.

도 5는 도 4에 도시된 시스템(400)과 같은 홈 수신기/디코더 시스템(500)의 블록도로서, 본 발명에 따른 개선점을 포함하고 있다. 레코딩된 시퀀스로의 스위칭을 도모하기 위하여, 도 5의 시스템(500)은 PES 포맷으로 프로그램 자료를 저장하는 비트스트림 서버(520), 예시적으로는 홈 레코더 테이프 서버를 포함한다. 도2를 참조하여 설명한 바와 같이, PES 저장은 전송 스트림 저장 보다 더 효율적인데, 이는 전송 스트림 오버헤드의 저장을 피하기 때문이다.

TSD(505)는 도 4의 TSD(405)와 거의 동일한 방법으로 동작한다. 게다가, PES 스위치(530)와 서버(520)는 각각 도 2의 PES 스위치(230)와 서버(220)와 거의 동일한 방법으로 동작한다. 또한, PTS-DTS 리타이밍 유닛(300)은 도 2 및 3의 PTS-DTS 리타이밍 유닛(300)과 거의 동일한 방법으로 동작한다.

흐름 제어를 고려하는(적절한 PES 디코더 버퍼 충만을 유지하기 위하여) 버퍼(미도시)는 레코더/서버(520)나 PES 스위치(530) 내에 포함될 수 있다. PTS-DTS 리타이밍 유닛(300)을 전송 디코더에 록킹함으로써, PCR 신호는 오프-에어(off-air)와 레코딩된 비트스트림 사이의 부드러운 스위칭을 보장한다. 오프-에어 신호가 없는 경우에는, PTS-DTS 리타이밍 유닛(300)은 전송 디코더 내의 전압 제어 수정 발진기(VCXO)와 같은 자유롭게 동작하는 PCR 타이밍 소스로서 동작한다.

도 6은 본 발명에 따른 비트스트림 생성기(600)의 블록도이다. 비트스트림 생성기는 예를 들어 오디오 및 비디오 테스트 스트림을 PES 포맷으로 저장하는 비트스트림 서버(620)를 포함한다. 저장된 PES 데이터는 도 2 및 3의 PTS-DTS 리타이밍 유닛(300)과 거의 동일한 방법으로 동작하는 PTS-DTS 리타이밍 유닛(300)에 연결된다. 리타이밍 유닛(300)은 TSE(650)에 연결된 연속적으로 루프하는 오디오 및/또는 비디오 비트스트림을 생성한다. TSE(650)는 도2의 시스템(200)의 TSE(250)와 거의 동일한 방법으로 동작하여 결과적 전송 스트림(S11)을 생성한다.

도 6의 연속적으로 루프하는 비트스트림 시스템은 도 2의 시스템(200)에 의해 다루어진 것과 유사한 문제점, 즉 관련되지 않은 타이밍 정보를 갖는 두 비트스트림을 이음데 없이 연결하는 문제를 다루고 있다. 두 비트스트림간의 스위칭에 대한 전술한 경우에서, 비트스트림은 다른 소스로부터 나오고 있다. 비트스트림 생성기 시나리오 경우에서, 스위칭은 비트스트림의 끝단에서 같은 비트스트림의 시작까지이다. 따라서, 두(즉, 시작 및 끝) 비트스트림의 타이밍 정보는 동기되지 않으며, TSE(650)는 아마도 제 2(즉, 시작) 비트스트림의 리타이밍 없는 따르지 않는 전송 스트림을 생성한다.

본 발명의 또다른 애플리케이션은 대화식 디지털 비디오 디스크(Interactive Digital Video Disc: DVD) 서버의 사용에서이다. 비트스트림이 디지털 비디오 디스크 상에 PES 스트림으로 레코딩된다면, 디스크 상의 대화식 프레임 스위칭은 설명된 리타이밍 방법을 이용하여 실행할 수 있다. 예를 들어 DVD 기반의 대화식 게임에서, 사용자는 다수의 가능 액션(예를 들어, 문을 여는 것, 무기를 집어드는 것, 누군가 또는 무엇인가와 대화하는 것 등) 중에서 하나를 선택할 수 있고, 그 액션의 각각은 다른 오디오/비디오 시퀀스의 작용(playing)을 필요로 한다. 이러한 시퀀스는 저장된 하나의 시퀀스에서 다른 하나로 스위칭될 때, 리타이밍 필요가 있는 소정의 타이밍 정보를 갖고서 DVD 상에 저장된다.

상기한 본 발명의 실시예는 관련 표준을 따르면서 예를 들어 압축 ATSC 전송 및 PES 비트스트림 상에 여러 작용을 수행하는 본 발명에 의해 사용된 방법을 설명하고 있다. 이 방법은 흐름 제어를 조정하고, 그래서 버퍼 과잉흐름이나 버퍼 부족흐름이 간단한 방법으로 회피될 수 있다. 본 발명은 또한 ATSC 표준(MPEG 표준에 관한)에서 설명된 미리 정해진 이음점뿐만 아니라 다수의 지정 내로 비트스트림을 나가게 하는 방법을 제공하고 있다. 스트림은 예를 들어 1-프레임이나 앵커 프레임에서 시작되어야 함을 지적한다.

본 발명의 개시를 구체화하는 여러 실시예가 도시되고 상세히 설명되기는 하였지만, 당해분야의 당업자라면 이러한 개시를 더욱더 구체화하는 많은 다른 변경된 실시예를 쉽게 고안할 수 있을 것이다.

발명의 효과

본 발명을 통해, 버퍼 과잉흐름이나 버퍼 부족흐름이 간단한 방법으로 회피될 수 있다.

예를 들어, 본 발명은 로크되지(locked) 않은 다른 서비스간의 스플라이싱(splicing)을 수행하는 스튜디오에서 유용하다. 본 발명은 홈(즉, 수요자) 레코더가 높은 품질의 스플라이스를 생성하도록 하며; 요동, 청색-필드 및 다른 비-스튜디오 인공음을 회피한다. 본 발명은 예를 들어 텔레비전 화상에서 VCR 화상으로 영상 품질에 있어 붕괴없이 스위칭하게 한다.

본 발명은, 전송되거나 어떤 저장 매체에 저장되어 비트스트림으로 재다중화되는 보조 또는 제어 데이터와 같은 어떤 데이터 스트림에 유용하다. 예를 들어, 방송국이 데이터 스트림 내의 여분 용량을 데이터 전송 서비스(예를 들어, 포인트캐스트(pointcast) 정보 서비스, 프로그램 가이드, 분류된 텔레폰 서비스 등)에 판매하고자 할 경우, 방송국은 데이터 스트림을 쉽게 조작할 필요가 있을 것이다. 본 발명은 이러한 조작을 성취하기 위한 틀을 제공한다.

(57) 청구의 범위

청구항 1. (A) 다수의 타이밍 부분과 관련 페이로드(payload) 부분을 포함하는 정보 스트림을 수신하는 단계를 포함하며, 상기 타이밍 부분은 상기 관련 페이로드 부분을 디코딩하여 디코더에서 프로그램을 생성하는

데 필요하고;

(B) 상기 정보 스트림의 타이밍 부분을 디코딩하는 단계;

(C) 상기 디코딩된 타이밍 부분과 관련된 페이로드의 지속 파라미터를 결정하는 단계;

(D) 상기 지속 파라미터와 로컬 기준 타임 파라미터를 이용하여 상기 정보 스트림의 상기 타이밍 부분을 리코딩하는 단계; 및

(E) 상기 수신된 정보 스트림의 상기 다수의 타이밍 부분과 관련 페이로드 부분들의 각각에 대해 상기 단계(B) 내지 단계(D)를 반복하는 것을 포함하는 것을 특징으로 하는 타임 베이스 정정 방법.

청구항 2. 제 1항에 있어서,

상기 단계(C)는 상기 디코딩된 타이밍 부분과 관련된 상기 페이로드 부분의 사이즈 파라미터를 결정하는 단계를 더 포함하고; 그리고 상기 단계(D)는 상기 지속 파라미터를 디코드 버퍼 이용 파라미터와 비교하는 단계 및 상기 비교에서 상기 디코드 버퍼 이용이 소정의 임계레벨을 초과하는 경우 이에 응답하여 상기 정보 스트림을 수신하는 속도를 감소시키는 단계를 더 포함하는 것을 특징으로 하는 타임 베이스 정정 방법.

청구항 3. 제 2항에 있어서, 상기 단계(D)는 상기 비교단계에서 상기 디코드 버퍼 이용이 소정의 임계레벨보다 적은 경우, 이에 응답하여 상기 정보 스트림을 수신하는 속도를 증가시키는 단계를 더 포함하는 것을 특징으로 하는 타임 베이스 정정 방법.

청구항 4. 타이밍 부분과 각각의 페이로드 부분을 포함하는 비트스트림을 리타이밍하는 방법에 있어서,

로컬 타이밍 신호에 응답하여 로컬 타임 스탬프를 생성하는 단계; 상기 비트스트림의 상기 타이밍 부분으로부터 프리젠테이션 타임 스탬프를 검색하는 단계; 상기 생성된 타임 스탬프를 상기 검색된 프리젠테이션 타임 스탬프에 추가하여 새로운 프리젠테이션 타임 스탬프를 생성하는 단계; 및 상기 새로운 프리젠테이션 타임 스탬프를 상기 비트스트림 내에 삽입하여 리타이밍된 비트스트림을 생성하는 단계를 포함하는 것을 특징으로 하는 비트스트림 리타이밍 방법.

청구항 5. 제 4항에 있어서, 상기 비트스트림의 상기 타이밍 부분으로부터 디코드 타임 스탬프를 검색하는 단계; 상기 새로운 프리젠테이션 타임 스탬프로부터 상기 검색된 디코드 타임 스탬프를 빼는 단계; 및 상기 생성된 타임 스탬프를 새로운 디코드 타임 스탬프로써 상기 비트스트림 내에 삽입하는 단계를 더 포함하는 것을 특징으로 하는 비트스트림 리타이밍 방법.

청구항 6. 제 4항에 있어서, 상기 로컬 타임 스탬프 생성단계는 지연 파라미터를 상기 로컬 타이밍 소스 신호에 추가하여 조정된 타이밍 신호를 생성하는 단계; 및 상기 비트스트림 내 정보 패킷의 시작을 나타내는 제어신호에 응답하여 상기 조정된 타이밍 신호를 저장하는 단계를 포함하는 것을 특징으로 하는 비트스트림 리타이밍 방법.

청구항 7. 제 6항에 있어서, 상기 비트스트림 내 요구되는 데이터 흐름을 지시하는 버퍼 제어 신호를 생성하는 단계; 상기 조정된 타이밍 신호를 상기 저장된 타이밍 신호와 비교하는 단계; 및 상기 조정된 타이밍 신호가 상기 저장된 타이밍 신호를 초과하는 경우에는 상기 버퍼 제어 신호가 상기 요구되는 흐름이 감소되도록 지시하고, 상기 저장된 타이밍 신호가 상기 조정된 타이밍 신호를 초과하는 경우에는 상기 버퍼 제어 신호가 상기 요구되는 흐름이 증가되도록 지시하는 단계를 더 포함하는 것을 특징으로 하는 비트스트림 리타이밍 방법.

청구항 8. 제 6항에 있어서, 상기 비트스트림 내 요구되는 데이터 흐름을 지시하는 버퍼 제어 신호를 생성하는 단계; 상기 조정된 타이밍 신호로부터 상기 생성된 타임 스탬프를 빼서 제1 차신호를 생성하는 단계; 상기 제1 차신호를 상기 비트스트림과 관련된 버퍼 지연 파라미터와 비교하는 단계; 및 상기 제1 차신호가 상기 비트스트림과 관련된 상기 버퍼 지연 파라미터를 초과하는 경우에는 상기 버퍼 제어 신호가 상기 요구되는 흐름이 증가되도록 지시하고, 상기 비트스트림과 관련된 상기 버퍼 지연 파라미터가 상기 제1 차신호를 초과하는 경우에는 상기 버퍼 제어 신호가 상기 요구되는 흐름이 감소되도록 지시하는 단계를 더 포함하는 것을 특징으로 하는 비트스트림 리타이밍 방법.

청구항 9. 제 6항에 있어서, 상기 비트스트림 내 요구되는 데이터 흐름을 지시하는 버퍼 제어 신호를 생성하는 단계; 디코더 버퍼 내 바이트 수의 표시를 모니터링하는 단계; 및 상기 디코더 버퍼 내의 상기 바이트 수가 소정의 최대량을 초과하는 경우에는 상기 버퍼 제어에 상기 요구되는 흐름이 감소됨을 지시하도록 하고, 상기 디코더 버퍼 내의 상기 바이트 수가 소정의 최대량 이하인 경우에는 상기 버퍼 제어에 상기 요구되는 흐름이 증가됨을 지시하도록 하는 단계를 더 포함하는 것을 특징으로 하는 비트스트림 리타이밍 방법.

청구항 10. 로컬 타이밍 소스에 응답하여 타이밍 부분과 각각의 페이로드 부분을 포함하는 비트스트림을 리타이밍하는 장치에 있어서, 타이밍 신호에 응답하여 타임 스탬프를 생성하는 타임 스탬프 생성기; 상기 비트스트림의 상기 타이밍 부분으로부터 프리젠테이션 타임 스탬프를 검색하는 제 1 디코더; 상기 생성된 타임 스탬프를 상기 검색된 프리젠테이션 타임 스탬프에 가산하여 새로운 프리젠테이션 타임 스탬프를 생성하는 가산기; 및 상기 가산기에 연결되며, 상기 새로운 프리젠테이션 타임 스탬프를 상기 비트스트림 내에 삽입하여 리타이밍된 비트스트림을 생성하는 멀티플렉서를 포함하는 것을 특징으로 하는 비트스트림 리타이밍 장치.

청구항 11. 제 10항에 있어서, 상기 비트스트림의 상기 타이밍 부분으로부터 디코드 타임 스탬프를 검색하는 제 2 디코더; 및 상기 새로운 프리젠테이션 타임 스탬프로부터 상기 검색된 디코드 타임 스탬프를 빼는 감산기를 더 포함하여, 상기 멀티플렉서가 상기 생성된 타임 스탬프를 새로운 디코드 타임 스탬프로써 상기 비트스트림 내에 삽입하는 것을 특징으로 하는 비트스트림 리타이밍 장치.

청구항 12. 제 10항에 있어서, 상기 타임 스탬프 생성기는 지연 파라미터를 상기 타이밍 신호에 추가하여 조정된 타이밍 신호를 생성하는 가산기; 및 상기 비트스트림 내 정보 패킷의 시작을 나타내는 제어신호에 응답하여 상기 조정된 타이밍 신호를 저장하는 저장소자를 포함하는 것을 특징으로 하는 비트스트림 리타이밍

장치.

청구항 13. 제 12항에 있어서, 상기 비트스트림 내 요구되는 데이터 흐름을 지시하는 버퍼 제어 신호를 생성하는 로직 유닛; 및 상기 타임 스탬프 생성기 및 상기 로직 유닛에 연결되며, 상기 조정된 타이밍 신호를 상기 저장된 조정된 타이밍 신호와 비교하여 응답으로서 출력 신호를 생성하는 제1 비교기를 더 포함하여, 상기 로직 유닛은, 상기 조정된 타이밍 신호가 상기 저장된 조정된 타이밍 신호를 초과함을 나타내는 상기 제1 비교기 출력 신호에 응답하여 상기 버퍼 제어 신호가 상기 요구되는 흐름이 감소됨을 지시하도록 하며, 그리고 상기 저장된 조정된 타이밍 신호가 상기 조정된 타이밍 신호를 초과함을 나타내는 상기 제1 비교기 출력 신호에 응답하여 상기 버퍼 제어 신호가 상기 요구되는 흐름이 증가됨을 지시하도록 하는 것을 특징으로 하는 비트스트림 리타이밍 장치.

청구항 14. 제 12항에 있어서, 상기 비트스트림 내 요구되는 데이터 흐름을 지시하는 버퍼 제어 신호를 생성하는 로직 유닛; 상기 타이밍 생성기 및 상기 타이밍 소스에 연결되며, 상기 조정된 타이밍 신호로부터 상기 생성된 타임 스탬프를 빼서 제1 차신호를 생성하는 제2 감산기; 및 상기 제2 감산기 및 상기 로직 유닛에 연결되며, 상기 제1 차신호를 상기 비트스트림과 관련된 버퍼 지연 파라미터를 비교하는 제2 비교기를 더 포함하여, 상기 로직 유닛은, 상기 제1 차신호가 상기 비트스트림과 관련된 상기 버퍼 지연 파라미터를 초과함을 나타내는 상기 제2 비교기 출력 신호에 응답하여 상기 버퍼 제어 신호가 상기 요구되는 흐름이 증가됨을 지시하도록 하며, 그리고 상기 비트스트림과 관련된 상기 버퍼 지연 파라미터가 상기 제1 차신호를 초과함을 나타내는 상기 제2 비교기 출력 신호에 응답하여 상기 버퍼 제어 신호가 상기 요구되는 흐름이 감소됨을 지시하도록 하는 것을 특징으로 하는 비트스트림 리타이밍 장치.

청구항 15. 제 12항에 있어서, 상기 비트스트림 내 요구되는 데이터 흐름을 지시하는 버퍼 제어 신호를 생성하는 로직 유닛; 및 상기 로직 유닛에 연결되며, 디코더 버퍼 내에 저장된 바이트의 수를 카운트하는 프레임 바이트 카운터를 더 포함하여, 상기 로직 유닛은, 상기 디코더 버퍼 내에 저장된 상기 바이트 수가 소정의 최대량을 초과함에 응답하여 상기 버퍼 제어 신호가 상기 요구되는 흐름이 감소됨을 지시하도록 하며, 그리고 상기 디코더 버퍼 내에 저장된 상기 바이트 수가 소정의 최소량 이하임에 응답하여 상기 버퍼 제어 신호가 상기 요구되는 흐름이 증가됨을 지시하도록 하는 것을 특징으로 하는 비트스트림 리타이밍 장치.

청구항 16. 제 10항에 있어서, 상기 출력 비트스트림은 패킷화된 기본 스트림을 포함하고, 상기 장치는 상기 멀티플렉서 출력에 연결되며 상기 출력 비트스트림을 전송 인코딩하여 전송 인코딩된 비트스트림을 생성하는 전송 스트림 인코더를 더 포함하는 것을 특징으로 하는 비트스트림 리타이밍 장치.

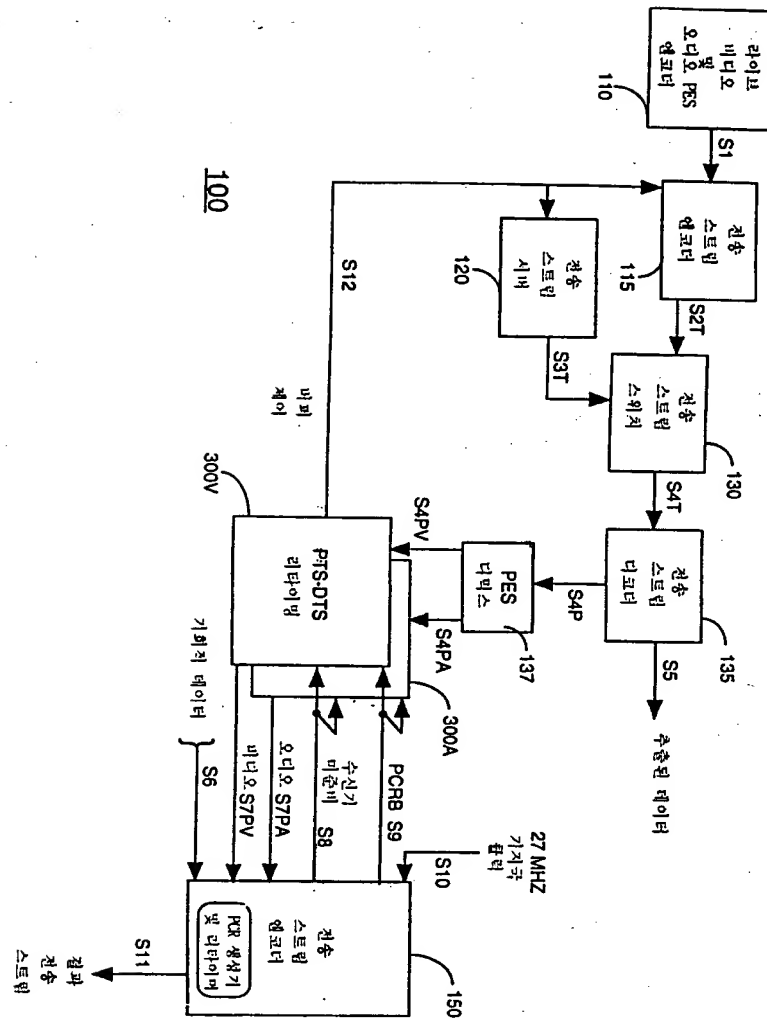
청구항 17. 제 16항에 있어서, 상기 전송 스트림 인코더는 제2 비트스트림 소스로부터 제2 비트스트림을 수신하고, 그리고 상기 전송 인코딩된 비트스트림은 적어도 상기 멀티플렉서로부터의 상기 출력 비트스트림과 상기 제2 비트스트림을 포함하는 것을 특징으로 하는 비트스트림 리타이밍 장치.

청구항 18. 제 13항에 있어서, 상기 로직 유닛에 연결되며, 디코더 버퍼 내에 저장된 바이트 수를 카운트하는 프레임 바이트 카운터를 더 포함하여, 상기 로직 유닛은, 상기 디코더 버퍼 내에 저장된 상기 바이트 수가 소정의 최대량을 초과함에 응답하여 상기 버퍼 제어 신호가 상기 요구되는 흐름이 감소됨을 지시하도록 하며, 그리고 상기 디코더 버퍼 내에 저장된 상기 바이트 수가 소정의 최소량 이하임에 응답하여 상기 버퍼 제어 신호가 상기 요구되는 흐름이 증가됨을 지시하도록 하는 것을 특징으로 하는 비트스트림 리타이밍 장치.

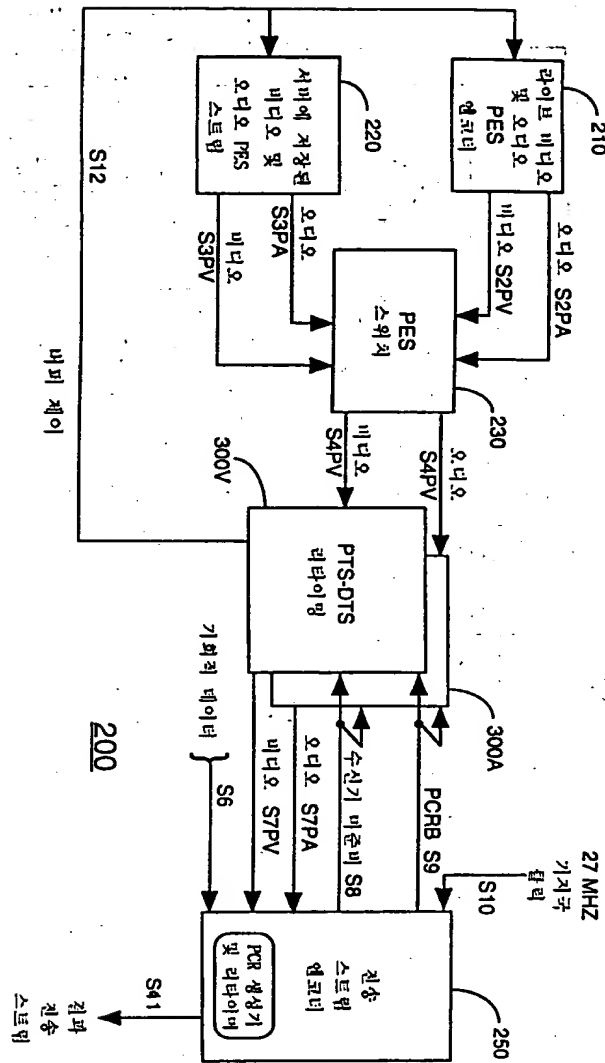
청구항 19. 제 14항에 있어서, 상기 로직 유닛에 연결되며, 디코더 버퍼 내에 저장된 바이트 수를 카운트하는 프레임 바이트 카운터를 더 포함하여, 상기 로직 유닛은, 상기 디코더 버퍼 내에 저장된 상기 바이트 수가 소정의 최대량을 초과함에 응답하여 상기 버퍼 제어 신호가 상기 요구되는 흐름이 감소됨을 지시하도록 하며, 그리고 상기 디코더 버퍼 내에 저장된 상기 바이트 수가 소정의 최소량 이하임에 응답하여 상기 버퍼 제어 신호가 상기 요구되는 흐름이 증가됨을 지시하도록 하는 것을 특징으로 하는 비트스트림 리타이밍 장치.

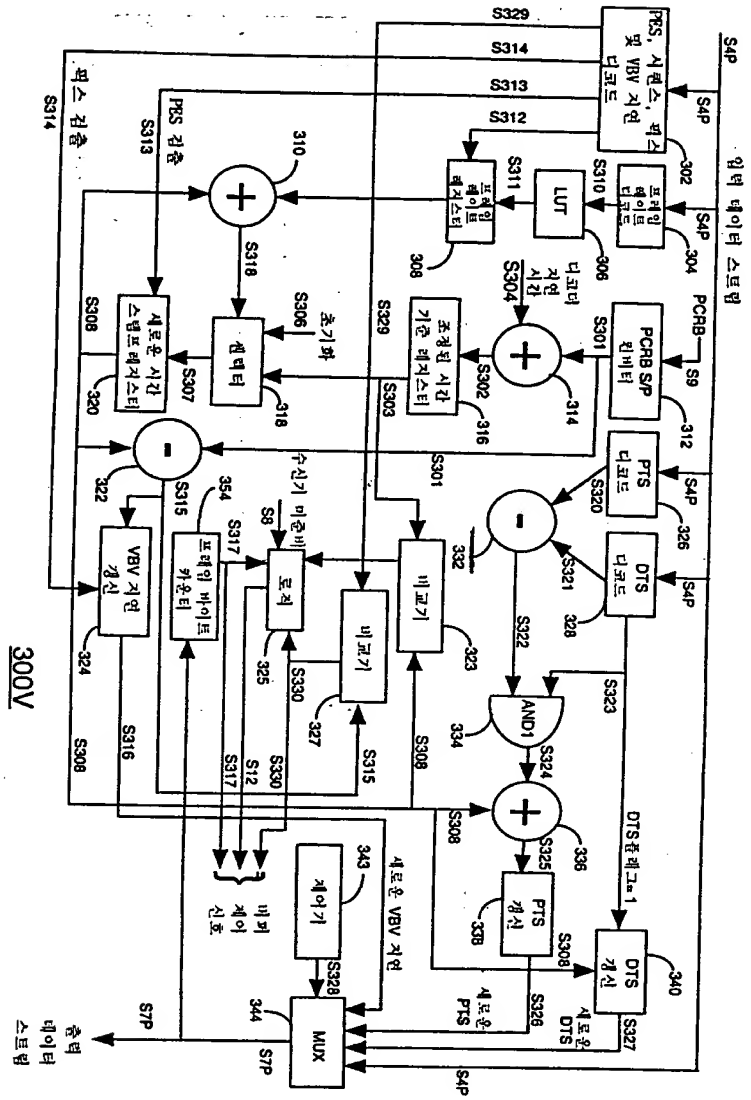
도면

도면1

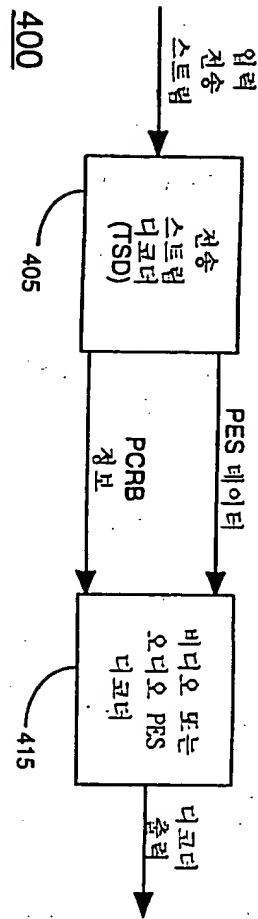


도면 2

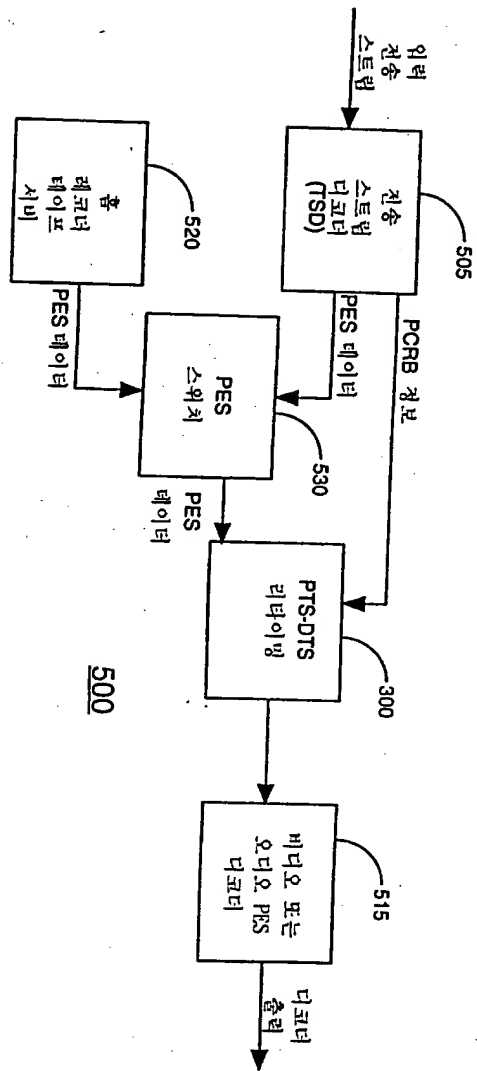


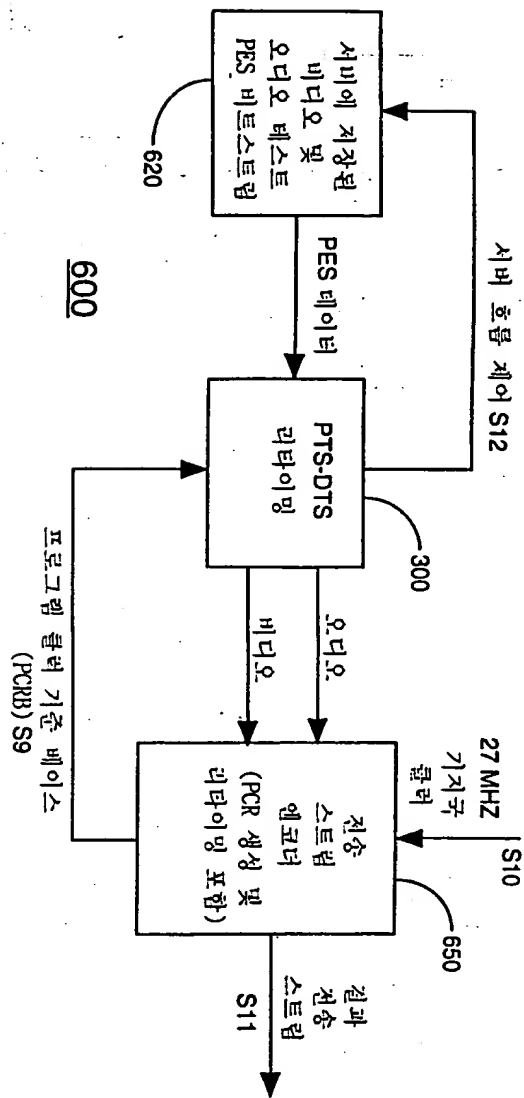


300V



도면 5





도면 7

